

01.6.2004

日本国特許庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日
Date of Application: 2003年 6月10日

出願番号
Application Number: 特願2003-165028
[ST. 10/C]: [JP2003-165028]

REC'D 15 JUL 2004

WIPO

PCT

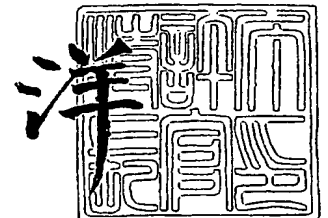
出願人
Applicant(s): キヤノン株式会社

PRIORITY DOCUMENT
SUBMITTED OR TRANSMITTED IN
COMPLIANCE WITH
RULE 17.1(a) OR (b)

2004年 7月 2日

特許庁長官
Commissioner,
Japan Patent Office

小川



出証番号 出証特2004-3057351

【書類名】 特許願

【整理番号】 223949

【提出日】 平成15年 6月10日

【あて先】 特許庁長官殿

【国際特許分類】 G06K 15/00
B41J 2/235

【発明の名称】 インクジェット記録ヘッド用基板と駆動制御方法、インクジェット記録ヘッド及びインクジェット記録装置

【請求項の数】 7

【発明者】

 【住所又は居所】 東京都大田区下丸子 3 丁目 3 0 番 2 号 キヤノン株式会社
社内

 【氏名】 古川 達生

【特許出願人】

 【識別番号】 000001007

 【氏名又は名称】 キヤノン株式会社

【代理人】

 【識別番号】 100076428

 【弁理士】

 【氏名又は名称】 大塚 康德

 【電話番号】 03-5276-3241

【選任した代理人】

 【識別番号】 100112508

 【弁理士】

 【氏名又は名称】 高柳 司郎

 【電話番号】 03-5276-3241

【選任した代理人】

【識別番号】 100115071

【弁理士】

【氏名又は名称】 大塚 康弘

【電話番号】 03-5276-3241

【選任した代理人】

【識別番号】 100116894

【弁理士】

【氏名又は名称】 木村 秀二

【電話番号】 03-5276-3241

【手数料の表示】

【予納台帳番号】 003458

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 0102485

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 インクジェット記録ヘッド用基板と駆動制御方法、インクジェット記録ヘッド及びインクジェット記録装置

【特許請求の範囲】

【請求項 1】 インクを吐出するために利用される熱エネルギーを発生するための電気熱変換素子と、該電気熱変換素子を駆動するための駆動回路とを搭載した基板であって、

第 1 の電圧振幅レベルの入力信号に基づいて、ブロック選択信号と選択ブロック内の各電気熱変換素子に対する素子駆動信号を、第 2 の電圧振幅レベルで出力する論理回路と、

前記論理回路からのブロック選択信号と素子駆動信号に基づいて電気熱変換素子をブロック単位で駆動する駆動回路と

を備えることを特徴とするインクジェット記録ヘッド用基板。

【請求項 2】 前記論理回路は、

第 1 の電圧振幅レベルの入力データを該第 1 の電圧振幅レベルのブロック選択信号と素子駆動信号に変換する第 1 変換回路と、

前記第 1 変換回路から出力されたブロック選択信号と素子駆動信号を前記第 2 の電圧振幅レベルに変換する第 2 変換回路とを備えることを特徴とする請求項 1 に記載のインクジェット記録ヘッド用基板。

【請求項 3】 前記論理回路は、

前記第 1 の電圧振幅レベルの入力データを前記第 2 の電圧振幅レベルに変換する第 1 変換回路と、

前記第 1 変換回路より得られる前記第 2 の電圧振幅レベルの入力信号から該第 2 の電圧振幅レベルのブロック選択信号と選択ブロックに対する素子駆動信号を生成する第 2 変換回路とを備えることを特徴とする請求項 1 に記載のインクジェット記録ヘッド用基板。

【請求項 4】 前記半導体基板の状態を検知するためのモニター素子を更に備えることを特徴とする請求項 1 に記載のインクジェット記録ヘッド用基板。

【請求項 5】 インクを吐出するために利用される熱エネルギーを発生するた

めの電気熱変換素子と、該電気熱変換素子を駆動するための駆動回路とを搭載した基板における、電気熱変換素子の駆動方法であって、

第1の電圧振幅レベルの入力信号を入力し、

該入力した信号に基づいて、ブロック選択信号と選択ブロック内の各電気熱変換素子に対する素子駆動信号を第2の電圧振幅レベルで出力し、

前記論理回路からのブロック選択信号と素子駆動信号に基づいて電気熱変換素子をブロック単位で駆動することを特徴とする駆動制御方法。

【請求項6】 インクジェット記録用の記録ヘッドであって、

インクを吐出するために利用される熱エネルギーを発生するための電気熱変換素子と、該電気熱変換素子を駆動するための駆動回路とを搭載した基板を備え、該基板が、

第1の電圧振幅レベルの入力信号に基づいて、ブロック選択信号と選択ブロック内の各電気熱変換素子に対する素子駆動信号を、第2の電圧振幅レベルで出力する論理回路と、

前記論理回路からのブロック選択信号と素子駆動信号に基づいて電気熱変換素子をブロック単位で駆動する駆動回路とを備えることを特徴とするインクジェット記録ヘッド。

【請求項7】 インクジェット記録装置であって、

インクを吐出するために利用される熱エネルギーを発生するための電気熱変換素子と、該電気熱変換素子を駆動するための駆動回路とを搭載した基板を含んで形成されたインクジェット記録ヘッドを備え、該基板が、

第1の電圧振幅レベルの入力信号に基づいて、ブロック選択信号と選択ブロック内の各電気熱変換素子に対する素子駆動信号を、第2の電圧振幅レベルで出力する論理回路と、

前記論理回路からのブロック選択信号と素子駆動信号に基づいて電気熱変換素子をブロック単位で駆動する駆動回路とを備えることを特徴とするインクジェット記録装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明はインクジェット記録ヘッド及びその記録ヘッドを用いた記録装置に関し、特にインクを吐出するために必要な熱エネルギーを発生する電気熱変換素子とそれを駆動するための駆動回路を同一の基板上に形成したインクジェット記録ヘッド及びその記録ヘッドを用いた記録装置に関するものである。

【0002】**【従来の技術】**

一般に、インクジェット方式に従う記録装置に搭載される記録ヘッドの電気熱変換素子（ヒータ）とその駆動回路は、例えば特開平5-185594号公報に示されているように半導体プロセス技術を用いて同一基板上に形成されている。またこの駆動回路に加えて、当該半導体基板の状態、たとえば基板温度を検知するためのデジタル回路等が同一基板上に形成され、かつインク供給口が基板の中央付近にありこれを挟んだ位置にヒータが相対する記録ヘッドの構成が提案されている。

【0003】

図5はこの種のインクジェット記録ヘッド用半導体基板、即ち、温度検知のデジタル信号出力を行なう回路を含んだインクジェット記録ヘッド用の半導体基板を模式的に示す図である。

【0004】

図5において、500はヒータ及び駆動回路を半導体プロセス技術により一体形成した基板である。501はヒータ／ドライバアレイであり、ヒータ及びドライバ回路を複数個配列した構成を有する。502は、基板裏面よりインクを供給するためのインク供給口である。

【0005】

また、503はシフトレジスタであり、記録すべき印字データを一時的に保持する。507はデコーダ回路であり、ヒータ／ドライバアレイ501中のヒータをヒータブロック毎に駆動するための、ヒータブロック選択信号を出力する。504は入力回路であり、シフトレジスタ503及びデコーダ507にデジタル信号を入力するためのバッファ回路を含む。510は入力端子であり、論理素子用

電圧 V_{dd} を供給する端子、クロック信号を入力するための端子 CLK、印刷データ等を入力する端子等を含む。

【0006】

図7はシフトレジスタ503に印字情報を送りヒータに電流を供給して駆動するまでの一連の動作を説明するためのタイミングチャートである。

【0007】

CLK端子に入力されたクロックパルスに同期して印字データがDATA_A及びDATA_B端子に供給される。シフトレジスタ503は供給された印字データを一時的に格納し、BG端子に印加されるラッチ信号によりラッチ回路が印字データを保持する。そののち所望のブロックに分割されたヒータ群を選択するためのBlock信号と、ラッチ信号で保持された印字データがマトリクス状にANDをとられ、電流駆動時間を直接決定するHE信号に同期してヒータ電流が流れる。この一連の動作を各ブロック毎に繰り返して印字が行なわれる。

【0008】

図6はインクを吐出するためのヒータに電流を駆動するための1セグメント分の等価回路図(a)及び印字すべき画像データを一時的に格納するためのシフトレジスタとラッチ回路の1bit分に相当する等価回路図(b)である。

【0009】

ここで、NAND回路601に入力されるBlock信号は、デコーダ507から送られてくる、ブロックに分割されたヒータ群を選択するための信号である。また、NAND回路601に入力されるbit信号は、シフトレジスタ503に転送されその後ラッチ信号で保持された信号である。印字データにより選択的に各セグメントをオンさせるため、これらBlock信号とbit信号とは、NAND回路601によってマトリクス状にANDをとる。

【0010】

605はヒータ駆動用電源となるVH電源ライン、606はヒータ、607はヒータ606に電流を流すためのドライバトランジスタである。602は、NAND回路601の出力を受けてバッファするためのインバータ回路である。603はインバータ回路602の電源となるVdd電源ラインである。608は、イン

バータ回路 602 のバッファ出力を受けるバッファとなるインバータ回路である。604 は 608 のバッファに供給され、ドライバトランジスタのゲート電圧を供給するための電源となる VHT 電源ラインである。

【0011】

一般的にインバータ 602、シフトレジスタ 103 等はデジタル回路であり、基本的には Lo/Hi のパルスにより動作が行なわれる。また記録ヘッド本来の印字情報のインターフェースやヒータ駆動のための印加パルスも同じくデジタル信号であり、外部との信号のやり取りはすべて Lo/Hi のロジックパルスにより行なわれる。これらのロジックパルスの振幅は $0V/5V$ や $0V/3.3V$ のものが一般的であり、デジタル回路の電源 V_{dd} はこれらのうちの単一の電圧で供給されている。したがって NAND 回路 601 には V_{dd} 電圧の振幅をもったパルスが入力され、さらに 2 段のインバータ回路 602 によって構成されたバッファを通して次段のインバータ回路 608 に入力される。

【0012】

一方、ドライバトランジスタ 607 としては、そのオンした状態での抵抗値、いわゆるオン抵抗が小さい程好ましい。これはヒータ以外で消費される電力を極力少なくすることで基板温度の上昇を防ぎ、安定した記録ヘッドの駆動を行なうことを可能にするものである。ドライバトランジスタ 607 のオン抵抗が大きいとこの部分でヒータ電流が流れることによる電圧降下がおおきくなり、余分に高い電圧をヒータにかける必要が生じてしまい、無駄な電力が消費されることになる。

【0013】

ドライバトランジスタ 607 のオン抵抗を小さくするためにはそのゲートにかかる電圧を高く設定することが必要である。このため、図 6 (a) に示す回路では、電圧 V_{dd} より高い電圧の振幅をもったパルスに変換する回路が必要になる。そこで図 6 (a) に示す回路では、電圧 V_{dd} よりも高い電圧 VHT の電源ライン 604 を用意しておき、 V_{dd} 電圧の振幅をもったパルスで入力されたセグメント選択信号を、インバータ回路 608 を含むバッファ回路によって電圧 VHT の振幅をもったパルスに変換する。こうして、電圧 V_{TH} の振幅を持ったパルスに変換した

後にドライバトランジスタ607のゲートに印加する。すなわち、外部との信号のやり取りおよび内部デジタル回路での信号処理はすべてV_{dd}の電圧振幅（論理回路駆動用電圧）のパルスにより行ない、ドライバトランジスタ607のゲートを駆動する直前でV_{HT}の電圧振幅（素子駆動用電圧）のパルスに変換する回路（パルス振幅変換回路）を各セグメントに付加する構成をとる。

【0014】

【発明が解決しようとする課題】

一般的に記録ヘッドは高密度に各セグメントを複数個配列した形態をとるため、たとえば600 dpiの密度に各セグメントを配置する場合、配列方向のセグメント幅は約42.3 μ mに限定される。このピッチの中に、各セグメントを駆動するための、図6に示したような回路をすべて収めようとした場合、各セグメントは配列方向とは垂直の方向に長さが増大することになる。

【0015】

しかしながら上述のような構成をとる記録ヘッド用基板のレイアウト構成を考えた場合、各セグメント毎に付加されるパルス振幅変換回路は各セグメントの長さを増大させることにつながり、チップサイズの増大を招き、コストアップの要因となる。すなわち、上述のようなレイアウトでは、セグメントアレイと直交する方向にチップが拡大し、チップの増大が顕著となる。また各セグメント毎にパルス振幅変換回路を付加する場合、たとえばセグメント数が256個の記録ヘッドを考えた場合、必要となるバッファ回路の数は最低でも256個のインバータが必要となる。これは歩留まりの低下や回路構成の複雑化を招き、更なるコストアップの要因となる。

【0016】

本発明は上記の課題に鑑みてなされたものであり、各セグメントの配列方向に対して垂直方向の長さを増大させることなく、論理駆動用電圧から素子駆動用電圧に変換する回路構成を提供することを目的とする。

また、本発明の他の目的は、パルス振幅変換回路を削減し、基板上に形成される素子数を低減することで歩留まりの向上を図りかつ回路構成を簡素化することにある。

【0017】

【課題を解決するための手段】

上記の目的を達成するための本発明によるインクジェット記録ヘッド用基板は以下の構成を備える。すなわち、

インクを吐出するために利用される熱エネルギーを発生するための電気熱変換素子と、該電気熱変換素子を駆動するための駆動回路とを搭載した基板であって、

第1の電圧振幅レベルの入力信号に基づいて、ブロック選択信号と選択ブロック内の各電気熱変換素子に対する素子駆動信号を、第2の電圧振幅レベルで出力する論理回路と、

前記論理回路からのブロック選択信号と素子駆動信号に基づいて電気熱変換素子をブロック単位で駆動する駆動回路とを備える。

【0018】

また、上記の目的を達成する本発明によれば、インクジェット記録ヘッド用基板の好適な駆動方法が提供される。この駆動方法は、

インクを吐出するために利用される熱エネルギーを発生するための電気熱変換素子と、該電気熱変換素子を駆動するための駆動回路とを搭載した基板における、電気熱変換素子の駆動方法であって、

第1の電圧振幅レベルの入力信号を入力し、

該入力した信号に基づいて、ブロック選択信号と選択ブロック内の各電気熱変換素子に対する素子駆動信号を第2の電圧振幅レベルで出力し、

前記論理回路からのブロック選択信号と素子駆動信号に基づいて電気熱変換素子をブロック単位で駆動する。

【0019】

更に、本発明によれば、上記インクジェット記録ヘッド用基板を用いたインクジェット記録ヘッド、及び該インクジェット記録ヘッドを用いたインクジェット記録装置が提供される。

【0020】

【発明の実施の形態】

以下添付図面を参照して本発明の好適な実施形態について詳細に説明する。

【0021】

以下に説明する実施形態のインクジェット記録ヘッド用基板では、ドライバトランジスタ607のゲート端子に入る直前で行なっていたパルス振幅の電圧変換(図6参照)を、各セグメント毎にデコーダ出力とシフトレジスタ出力のANDをとるよりも前に行なう。この構成により、各セグメントの配列方向に対して垂直方向の長さを増大させることなくVdd電圧の振幅をもったパルスで入力されたセグメント選択信号をVHT電圧の振幅をもったパルスに変換できる。更に、この構成によれば、各セグメント毎に付加していたパルス振幅変換回路が不要となり、素子数を低減でき、歩留まりの向上や回路構成の簡素化が図られる。

【0022】

<第1の実施形態>

まずインクジェット記録装置の概略を説明する。

【0023】

図8は、本発明が適用できるインクジェット記録装置の概観図である。同図において、リードスクリュー5005は、駆動モータ5013の正逆回転に連動して駆動力伝達ギア5011、5009を介して回転する。キャリッジHCは、リードスクリュー5004の螺旋溝5005に対して係合するピン(不図示)を有し、リードスクリュー5004の回転に伴って矢印a、b方向に往復移動される。このキャリッジHCには、インクジェットカートリッジIJCが搭載されている。

【0024】

5002は紙押え板であり、キャリッジの移動方向に互って紙をプラテン5000に対して押圧する。5007、5008はフォトセンサで、キャリッジのレバー5006のこの域での存在を確認して、モータ5013の回転方向切り換え等を行うためのホームポジション検知手段である。5016は記録ヘッドの前面をキャップするキャップ部材5022を支持する部材である。また、5015はこのキャップ内を吸引する吸引手段で、キャップ内開口5023を介して記録ヘッドの吸引回復を行う。5017はクリーニングブレードで、5019はこのブレードを前後方向に移動可能にする部材であり、本体支持板5018にこれらが

支持されている。ブレードは、この形態でなく周知のクリーニングブレードが本例に適用できることは言うまでもない。又、5021は、吸引回復の吸引を開始するためのレバーで、キャリッジと係合するカム5020の移動に伴って移動し、駆動モータからの駆動力がクラッチ切り換え等の公知の伝達手段で移動制御される。

【0025】

これらのキャッピング、クリーニング、吸引回復は、キャリッジがホームポジション側の領域に来た時にリードスクリュウ5004の作用によってそれらの対応位置で所望の処理が行えるように構成されているが、周知のタイミングで所望の作動を行うようにすれば、本例にはいずれも適用できる。

【0026】

次に、上述したインクジェット記録装置の記録制御を実行するための制御構成について、図9に示すブロック図を参照して説明する。制御回路を示す同図において、1700は記録信号を入力するインターフェース、1701はMPU、1702はMPU1701が実行する制御プログラムを格納するプログラムROM、1703は各種データ（上記記録信号やヘッドに供給される記録データ等）を保存しておくダイナミック型のRAM（以下、DRAM）である。1704は記録ヘッド1708に対する記録データの供給制御を行うゲートアレイであり、インターフェース1700、MPU1701、RAM1703間のデータ転送制御も行う。

【0027】

1710は記録ヘッド1708を搬送するためのキャリアモータ、1709は記録紙搬送のための搬送モータである。1705は記録ヘッド1708に設けられたインクジェット記録ヘッド用基板であり、インク吐出用のヒータやその駆動回路を含む。1706、1707はそれぞれ搬送モータ1709、キャリアモータ1710を駆動するためのモータドライバである。

【0028】

上記制御構成の動作を説明すると、インターフェース1700に記録信号が入るとゲートアレイ1704とMPU1701との間で記録信号がプリント用の記

録データに変換される。そして、モータドライバ1706、1707が駆動されると共に、記録ヘッド1708内の記録ヘッド用基板に送られた記録データに従ってインク吐出用ヒータが駆動され、印字が行われる。

【0029】

図1は第1の実施形態によるインクジェット用記録ヘッドの構成を説明する図である。100はヒータ及び駆動回路を半導体プロセス技術により一体形成した基板であり、上述のインクジェット記録ヘッド用基板1705に相当するものである。102は基板裏面よりインクを供給するためのインク供給口、101はヒータ及びドライバ回路を複数個配列したヒータ／ドライバアレイ、103は記録すべき印字データを一時的に保持するためのシフトレジスタ、107はヒータ／ドライバアレイ中のヒータをヒータブロック毎に選択して駆動するためのデコーダ回路、104はシフトレジスタ103及びデコーダ107にデジタル信号を入力するためのバッファ回路を含む入力回路、110は入力端子である。

【0030】

また、130はパルス振幅変換回路に供給するVHT電圧をヒータ駆動電源電圧(VH)を基に発生するVHT電圧発生回路、140はV_{dd}電圧振幅のデジタル信号をVHT電圧振幅のドライバトランジスタのゲート駆動パルスに変換するパルス振幅変換回路である。図1からわかるように、本実施形態のパルス振幅変換回路140は、デコーダ回路140の出力段、シフトレジスタ103の出力段にそれぞれ設けられる。

【0031】

121は温度検知ブロックであり、当該半導体基板100の温度を検知するための素子を含んで構成される。なお、基板の状態をモニタするための素子として基板の温度を検知する温度検知ブロック121を例示したが、電気熱変換素子の抵抗値を検知するための素子または該電流駆動用トランジスタの動作時の抵抗値を検知するための素子等を備えてもよい。また、複数種類の検知素子を設けてもよいことは言うまでもない。

【0032】

図2は第1の実施形態におけるインクを吐出用ヒータに電流を供給して駆動す

るための 1 セグメント分の等価回路図である。また図 3 は印字すべき画像データを一時的に格納するためのシフトレジスタとラッチ回路の 1 b i t 分に相当する等価回路図である。

【0033】

図 1 に示すように、本実施形態のインクジェット記録ヘッド用基板 100 においては、図 5 で説明した従来の回路においては各セグメント毎に付加されていたパルス振幅変換回路を、シフトレジスタ 103 およびデコーダ 107 の出力部に付加している。すなわち、デコーダ回路 107 の出力信号 (block select 信号) とシフトレジスタ回路 103 の出力信号 (b i t 信号) との AND をとる前にすでにパルス振幅電圧を高くしておくという構成をとる。このため、図 2 に示すように各セグメントにはすでに振幅が VHT 電圧まで上がったパルスが供給され、変換回路が不要となるので、これに費やしていた素子の面積が不要となる。

【0034】

図 3 は本実施形態によるシフトレジスタ 103 とパルス振幅偏向回路 140 の構成を示す図である。図 6 (b) に示したシフトレジスタの回路構成に対して、出力段にパルス振幅変換回路が付加されており、ここでパルスの振幅を Vdd 電圧から VHT 電圧へと変換する。

【0035】

シフトレジスタ 103 およびデコーダ回路 107 の出力段数は全セグメントを時分割して駆動する際の分割数によって決定されるが、おおむね 8 ～ 32 分割程度である。たとえば 256 個のセグメントを 16 分割する場合 (各ブロックは 16 個のセグメントを有することになる) を例にとると、必要なパルス振幅変換回路の数は 16 個 × 2 (シフトレジスタ側とデコーダ側) = 32 個となる。これはすべてのセグメントにパルス振幅変換回路を付加した場合の 256 個に対して大幅な削減となる。このため、セグメント配列方向に垂直方向のチップ長さを低減させることができる。また、シフトレジスタ 103 とデコーダ回路 107 に付加されるパルス振幅変換回路により、チップは配列方向の長さが増加することになるが、これは垂直方向の長さ低減に対して微少な増加であり、トータルのチップ面積としては減少する。

【0036】**<第2の実施形態>**

図4は第2の実施形態によるインクジェット記録ヘッド用基板を説明するための図である。なお、図4において図1と同一の構成には同一番号を付し、ここでは詳細な説明を省略する。

【0037】

第2の実施形態では、パルス振幅変換回路140を入力回路104の直後に挿入する形態をとる。このような形態により、入力端子（CLK, DATA_A, DATA_B, B G, HE_A, HE_Bのロジック入力端子）の数と同数のパルス振幅変換回路だけが必要となり、更なるチップサイズの低減が実現できる。

【0038】

以上説明したように、上記各実施形態によれば、従来はドライバトランジスタのゲート端子に入る直前で行なっていたパルス振幅の電圧変換を、デコーダ出力とシフトレジスタ出力のANDをとるよりも前に行なうことで、各セグメントの配列方向に対して垂直方向の長さを増大させることなく、V_{dd}電圧の振幅をもったパルスで入力されたセグメント選択信号をV_{HT}電圧の振幅をもったパルスに変換する回路構成が実現される。このため、チップサイズの低減および素子数の低下による歩留りの向上、回路構成の簡素化によるコストダウン効果が期待できる。

【0039】**【発明の効果】**

以上説明したように、本発明によれば、各セグメントの配列方向に対して垂直方向の長さを増大させることなく、論理駆動用電圧から素子駆動用電圧に変換する回路構成を提供することができる。また、本発明によれば、パルス振幅変換回路を削減し、基板上に形成される素子数を低減することで歩留まりの向上を図りかつ回路構成を簡素化することができる。

【図面の簡単な説明】**【図1】**

第1の実施形態によるインクジェット用記録ヘッドの構成を説明する図である

【図 2】

第 1 の実施形態におけるインクを吐出用ヒータに電流を供給して駆動するための 1 セグメント分の等価回路図である。

【図 3】

本実施形態によるシフトレジスタ 103 構成を示す図である。

【図 4】

第 2 の実施形態によるインクジェット記録ヘッド用基板を説明するための図である。

【図 5】

インクジェット記録ヘッド用半導体基板、即ち、温度検知のデジタル信号出力を行なう回路を含んだインクジェット記録ヘッド用の半導体基板を模式的に示す図である。

【図 6】

インクを吐出するためのヒータに電流を駆動するための 1 セグメント分の等価回路図 (a) 及び印字すべき画像データを一時的に格納するためのシフトレジスタとラッチ回路の 1 b i t 分に相当する等価回路図 (b) である。

【図 7】


シフトレジスタ 503 に印字情報を送りヒータに電流を供給して駆動するまでの一連の動作を説明するためのタイミングチャートである。

【図 8】

本発明が適用できるインクジェット記録装置の概観図である。

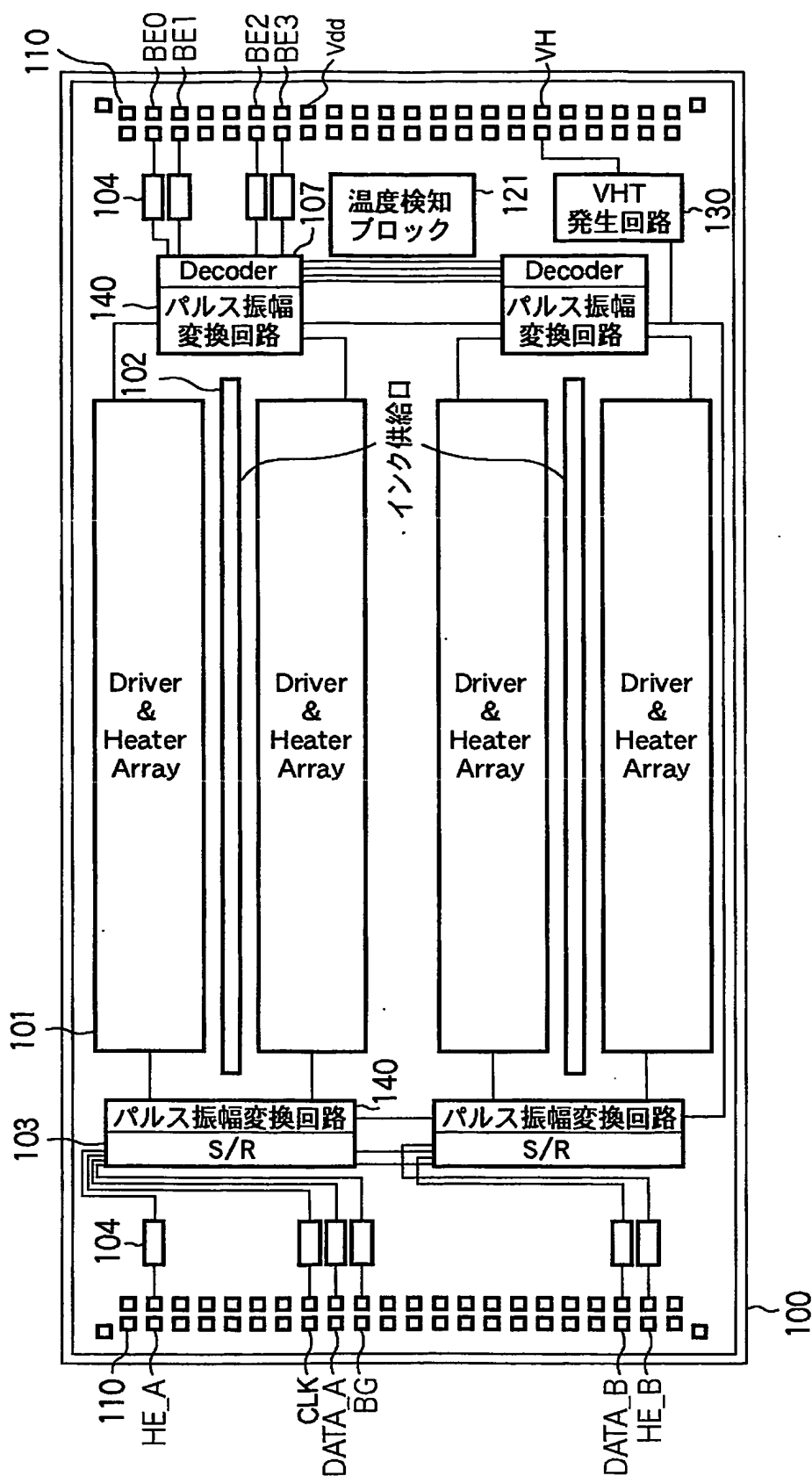
【図 9】

図 8 に示したインクジェット記録装置の記録制御を実行するための制御構成を示す図である。



【書類名】 図面

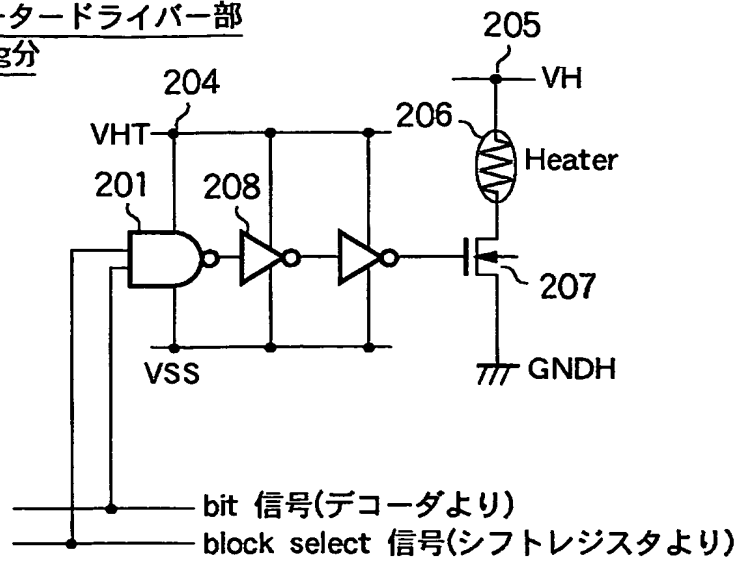
【図 1】



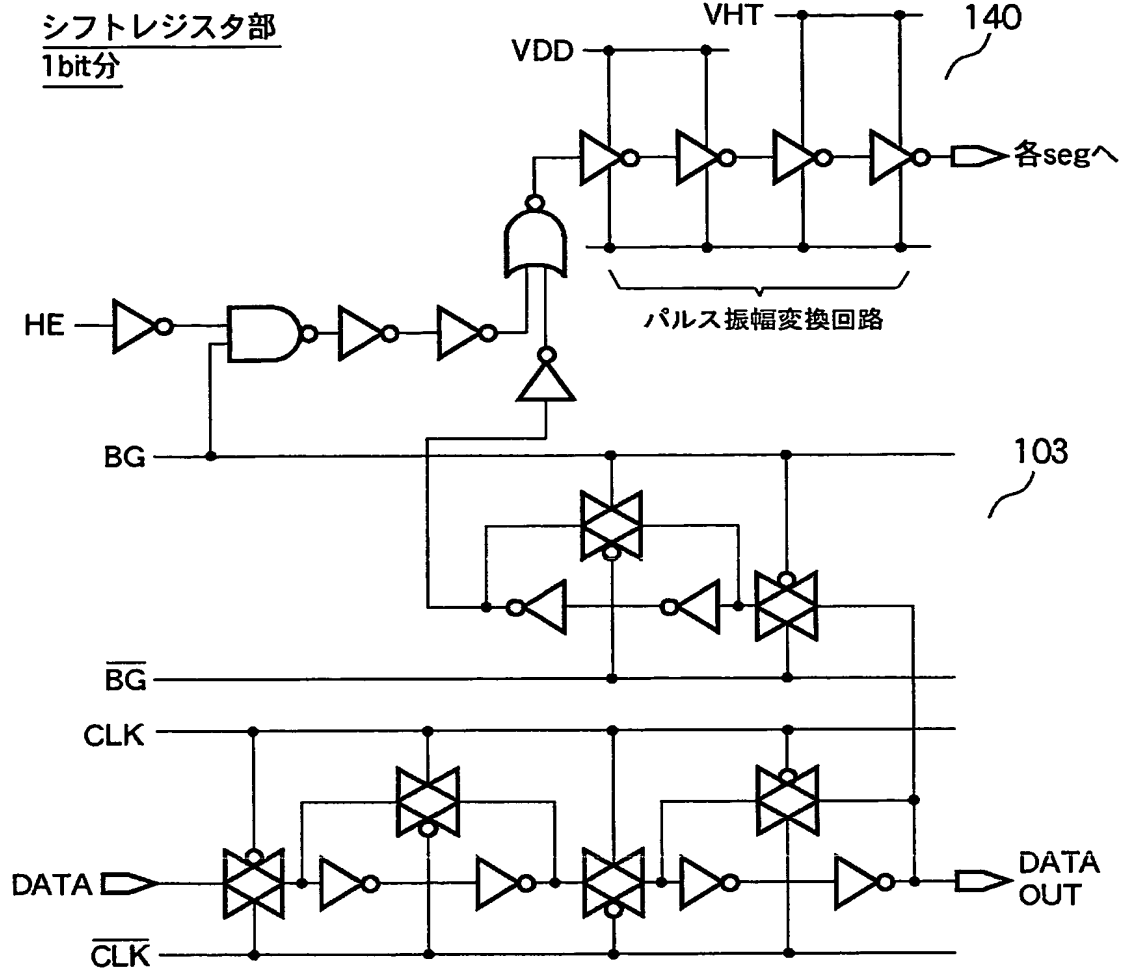
【図 2】

ヒータードライバー部

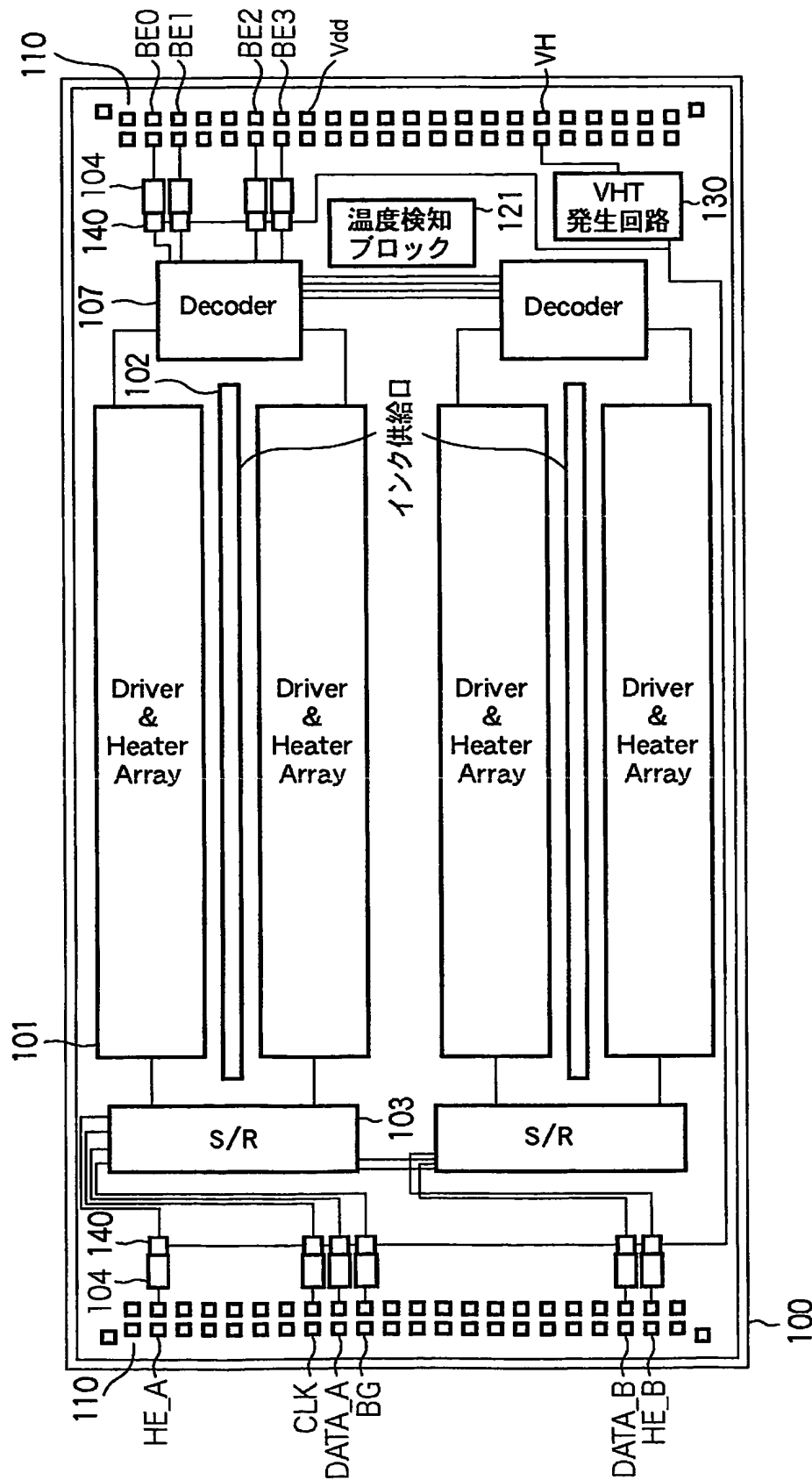
1seg分



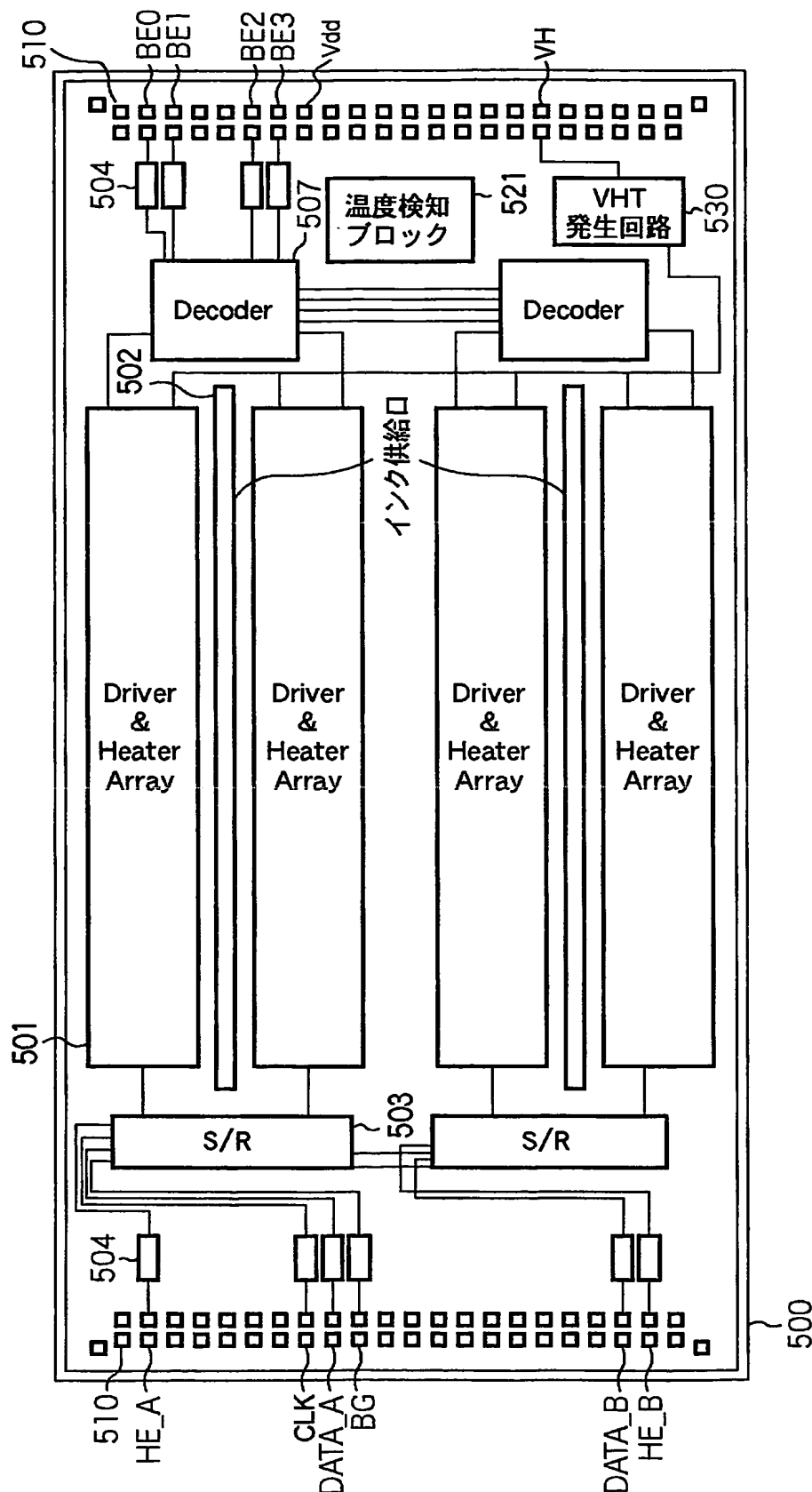
【図 3】



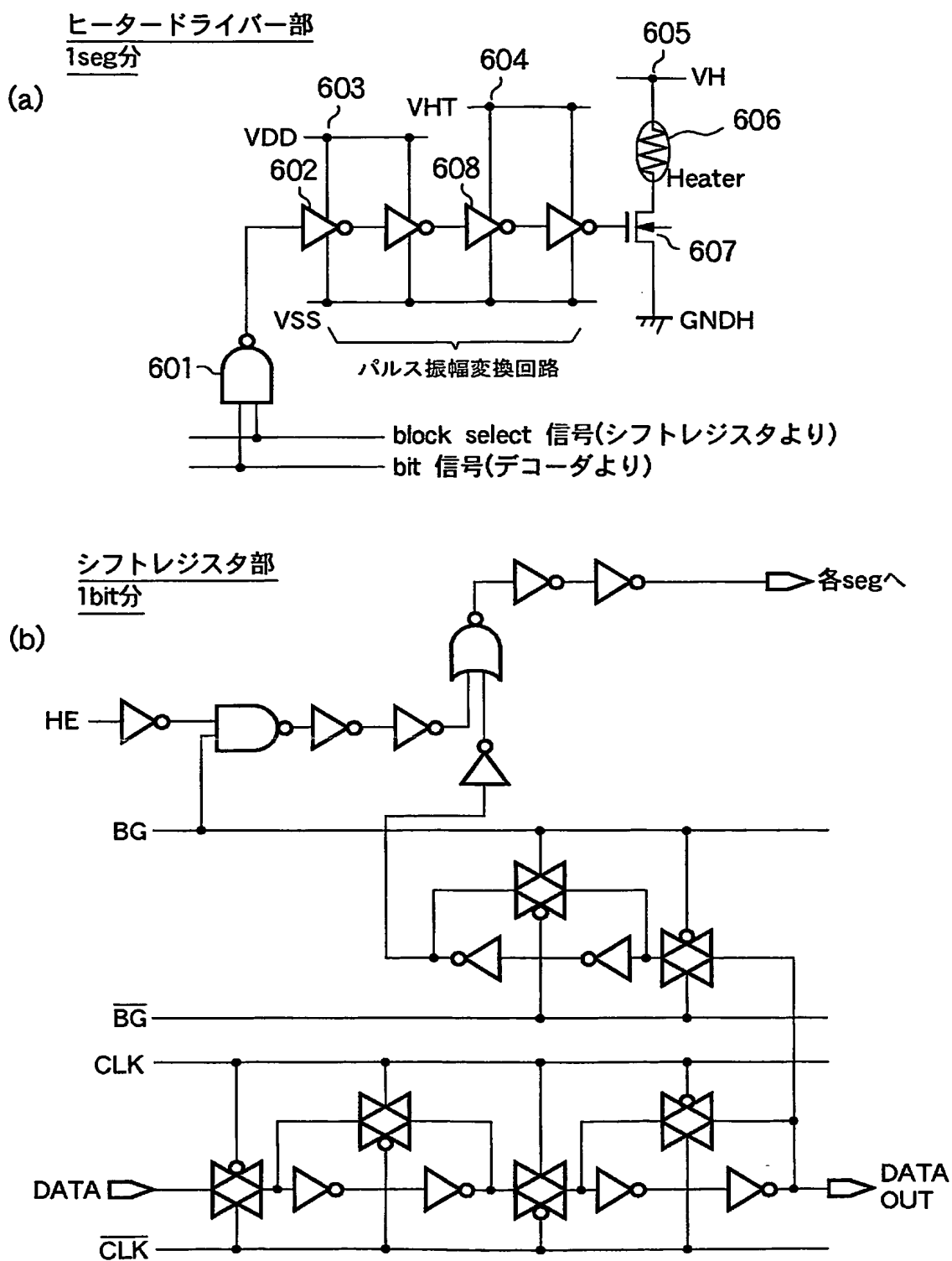
【図 4】



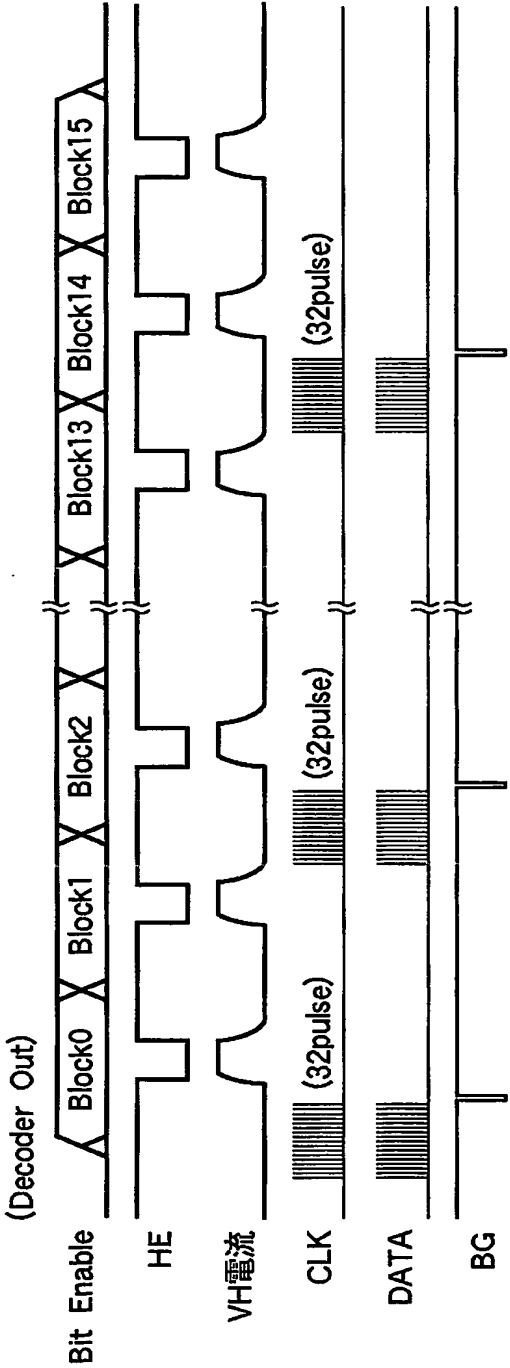
【図 5】



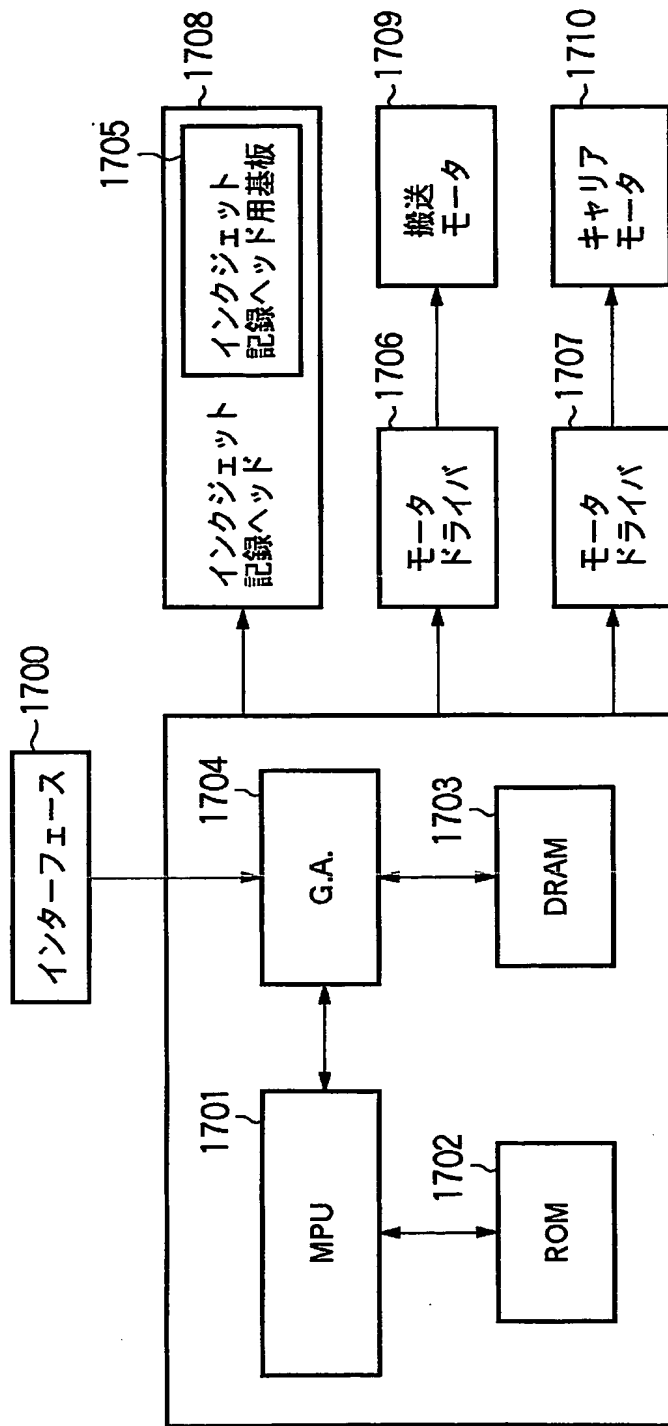
【図 6】



【図 7】



【図 9】



【書類名】 要約書

【要約】

【課題】 各セグメントの配列方向に対して垂直方向の長さを増大させることなく、論理駆動用電圧から素子駆動用電圧に変換する回路構成を提供する

【解決手段】 基板 100 には、インクを吐出するために利用される熱エネルギーを発生するためのヒータとこれを駆動するための駆動回路とを含むヒータ／ドライバレイ 101 が搭載されている。ヒータは複数のグループを単位とした、所謂ブロック駆動によって駆動される。入力回路 104、シフトレジスタ回路 103、デコード回路 107 により、論理信号電圧レベル (V_{dd}) で入力された印刷データ信号に基づいて、駆動信号電圧レベル (V_{TH}) のブロック選択信号と当該選択ブロックに対応するヒータ駆動信号が生成される。ヒータ／ドライバレイ 101 は、この駆動信号電圧レベルのブロック選択信号とヒータ駆動信号に従って、ヒータを駆動する。

【選択図】 図 1

特願 2 0 0 3 - 1 6 5 0 2 8

出 願 人 履 歴 情 報

識別番号

[0 0 0 0 0 1 0 0 7]

1. 変更年月日

1 9 9 0 年 8 月 3 0 日

[変更理由]

新規登録

住 所

東京都大田区下丸子 3 丁目 3 0 番 2 号

氏 名

キヤノン株式会社